

10/520099
PCT/JPC3/08671

04 JAN 2005

08.07.03

日本国特許庁
JAPAN PATENT OFFICE

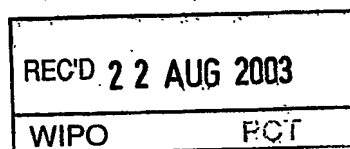
別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2002年 7月12日
Date of Application:

出願番号 特願2002-204703
Application Number:
[ST. 10/C]: [JP2002-204703]

出願人 信越半導体株式会社
Applicant(s):

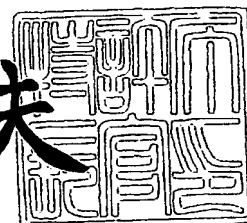


PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2003年 8月 7日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



BEST AVAILABLE COPY

【書類名】 特許願

【整理番号】 0200077

【提出日】 平成14年 7月12日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/208

【発明者】

【住所又は居所】 福島県西白河郡西郷村大字小田倉字大平 1 5 0 番地 信
越半導体株式会社 半導体白河研究所内

【氏名】 星 亮二

【発明者】

【住所又は居所】 福島県西白河郡西郷村大字小田倉字大平 1 5 0 番地 信
越半導体株式会社 半導体白河研究所内

【氏名】 園川 将

【特許出願人】

【識別番号】 000190149

【氏名又は名称】 信越半導体株式会社

【代理人】

【識別番号】 100102532

【弁理士】

【氏名又は名称】 好宮 幹夫

【電話番号】 03-3844-4501

【手数料の表示】

【予納台帳番号】 043247

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9703915

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 エピタキシャル成長用シリコンウエーハ及びエピタキシャルウエーハ並びにその製造方法

【特許請求の範囲】

【請求項1】 エピタキシャル成長用シリコンウエーハであって、チョクラルスキー法（CZ法）により窒素をドーピングして、少なくともウエーハ中心がボイド型欠陥が発生するV領域となる領域内で育成したシリコン単結晶をスライスして作製したシリコンウエーハであり、ウエーハ表面に現われる前記ボイド型欠陥のうち、開口部サイズが20nm以下である欠陥の個数が 0.02 個/cm²以下であることを特徴とするエピタキシャル成長用シリコンウエーハ。

【請求項2】 前記V領域が、ウエーハ面内の80%以上の領域で存在することを特徴とする請求項1に記載のエピタキシャル成長用シリコンウエーハ。

【請求項3】 前記シリコン単結晶にドーピングされた窒素の濃度が、 $1 \times 10^{13} \sim 1 \times 10^{14}$ /cm³であることを特徴とする請求項1または請求項2に記載のエピタキシャル成長用シリコンウエーハ。

【請求項4】 請求項1ないし請求項3のいずれか一項に記載のエピタキシャル成長用シリコンウエーハの表面にエピタキシャル層が形成されていることを特徴とするエピタキシャルウエーハ。

【請求項5】 前記エピタキシャル層上に発生する積層欠陥（SF）の個数が 0.02 個/cm²以下であることを特徴とする請求項4に記載のエピタキシャルウエーハ。

【請求項6】 エピタキシャル成長用シリコンウエーハを製造する方法において、CZ法により窒素をドーピングしてシリコン単結晶を育成し、その際のシリコン単結晶育成時の結晶成長速度をF（mm/min）とし、成長界面近傍での温度勾配をG（K/mm）とした場合に、 F/G （mm²/min・K）を0.30以上とし、且つ1150～1050℃の通過時間（min）を40min以上として、少なくともウエーハ中心でボイド型欠陥が発生するV領域となる領域内でシリコン単結晶を育成した後、該育成したシリコン単結晶をスライスすることによってエピタキシャル成長用シリコンウエーハを製造することを特徴とするエ

タキシャル成長用シリコンウエーハの製造方法。

【請求項 7】 前記シリコン単結晶を育成する際に、前記 F/G を 0.35 以上とすることを特徴とする請求項 6 に記載のエピタキシャル成長用シリコンウエーハの製造方法。

【請求項 8】 前記 V 領域が、ウエーハ面内の 80% 以上の領域で存在するようにシリコン単結晶を育成することを特徴とする請求項 6 または請求項 7 に記載のエピタキシャル成長用シリコンウエーハの製造方法。

【請求項 9】 前記シリコン単結晶にドーピングする窒素の濃度を、 $1 \times 10^{13} \sim 1 \times 10^{14} / \text{cm}^3$ とすることを特徴とする請求項 6 ないし請求項 8 のいずれか一項に記載のエピタキシャル成長用シリコンウエーハの製造方法。

【請求項 10】 請求項 6 ないし請求項 9 のいずれか一項に記載の方法によって製造されたエピタキシャル成長用シリコンウエーハの表面にエピタキシャル層を形成することによって、エピタキシャルウエーハを製造することを特徴とするエピタキシャルウエーハの製造方法。

【請求項 11】 シリコンウエーハの表面にエピタキシャル層を形成してエピタキシャルウエーハを製造する方法において、前記シリコンウエーハとして、CZ 法により窒素をドーピングして、少なくともウエーハ中心がボイド型欠陥が発生する V 領域となる領域内で育成したシリコン単結晶をスライスして作製されたもので、ウエーハ表面に現われる前記ボイド型欠陥のうち、開口部サイズが 20 nm 以下である欠陥の個数が $0.02 \text{ 個} / \text{cm}^2$ 以下であるシリコンウエーハを用い、該シリコンウエーハの表面にエピタキシャル層を形成することによって、エピタキシャルウエーハを製造することを特徴とするエピタキシャルウエーハの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、有害な重金属不純物を捕獲するゲッタリング能力に優れ、エピタキシャル層中に存在する結晶欠陥が少なく結晶性に優れたエピタキシャルウエーハ（以降単に「エピウエーハ」と言うことがある）、及びそれを製造するためのエ

ピタキシャル成長用シリコンウエーハ、並びにそれらを製造する方法に関するものである。

【0002】

【従来の技術】

エピタキシャルシリコンウエーハは、その優れた特性から広く個別半導体やバイポーラIC等を製造するウエーハとして、古くから用いられてきた。またMOS LSIについてもソフトエラーやラッチアップ特性が優れていることから、マイクロプロセッサユニットやフラッシュメモリデバイスに広く用いられている。さらに、シリコン単結晶製造時に導入される、いわゆるグローンイン (Grown-in) 欠陥によるDRAMの信頼性不良を低減させるため、エピウエーハの需要はますます拡大している。

【0003】

このような半導体デバイスに使用されるエピウエーハに重金属不純物が存在すると、半導体デバイスの特性不良を起こす原因となる。特に最先端デバイスに必要とされるクリーン度は、重金属不純物の濃度が $1 \times 10^9 \text{ atoms/cm}^2$ 以下と考えられており、エピウエーハ中に存在する重金属不純物を極力減少させなければならない。

【0004】

このような重金属不純物を低減させる技術の一つとしてゲッターリング技術があり、このゲッターリング技術の重要性が近年ますます高くなってきている。ゲッターリングの技術として非常に有効な方法の一つが、シリコンウエーハに酸素析出物 (BMD: Bulk micro defect) を形成し、その歪場に重金属不純物を捕らえるイントリンシックゲッターリング (IG) と呼ばれる方法である。しかしながら一般にエピウエーハでは、シリコンウエーハ上にエピタキシャル層 (以降単に「エピ層」と言うことがある) を堆積させるために高温の熱処理を行うので、結晶育成時の熱環境においてある程度成長した酸素析出核は、このエピタキシャル工程における高温熱処理によって消滅してしまい、BMDが形成されにくいという問題がある。

【0005】

そこで、このような問題を解決するために、特開2000-44389号公報では、エピタキシャル層を形成する基板として窒素をドーピングしたシリコン単結晶を用いることが提案されている。これは窒素をドーピングすることにより、シリコン単結晶中に窒素を起因とした酸素析出核(不均一核)が形成され、この酸素析出核はエピ層形成時の熱処理では消滅しにくいいため、高いゲッタリング能力を有したエピウエーハを作製できる。

【0006】

一方で、エピウエーハでは、エピ層上に積層欠陥(SF: Stacking fault)が発生することが知られている。このエピ層に発生したSF上にデバイスが作製されると、電流のリークなどが発生して不良の原因となる。このSFは、基板に異物があるとそれを起点としてエピ層を堆積して行く過程で形成されることが知られている。従ってエピ層を形成する際には、通常、基板上にパーティクルなどの異物を存在させない様に管理してエピ層が形成される。

【0007】

しかしながら、特開2001-151596号公報に開示されている様に、エピ層にSFが発生する原因はパーティクルなどの異物だけではなく、シリコン単結晶育成時に形成されたウエーハ表面近傍に存在するグローニン欠陥を起点にしてSFが発生することが明らかにされた。しかも、窒素をドーピングしたエピウエーハの場合、その確率が窒素ノンドープエピウエーハと比較して非常に高いことも明らかにされている。この特開2001-151596号公報ではSFの発生を防ぐため、表層にグローニン欠陥が存在しないウエーハを基板に用いることが提案されている。具体的には、結晶育成時に結晶成長速度を厳密に制御する等の特殊な製造条件を用いてグローニン欠陥を発生させない様にして作製した単結晶から切出したウエーハや、ウエーハにアニール処理を施しウエーハ表層の欠陥を消滅させたウエーハをエピタキシャル成長用基板に用いることが提案されている。

【0008】

しかしながら、このような方法は、特殊な結晶製造法を用いたり、特別な装置と運転コストが必要なアニール処理を行ってウエーハ表層に結晶欠陥のないウエ

ーハを作製しなければならないため、エピタキシャルウエーハ製造における大幅な生産性の低下や著しいコストアップの要因となっていた。

【0009】

【発明が解決しようとする課題】

本発明は、上記問題点に鑑みてなされたものであり、高いゲッターリング能力を有し、かつデバイス特性に悪影響を及ぼすSFがエピタキシャル層上に極めて少ない高品質のエピタキシャルウエーハを高生産性かつ低コストで容易に製造することを主たる目的とする。

【0010】

【課題を解決するための手段】

上記目的を達成するために、本発明によれば、エピタキシャル成長用シリコンウエーハであって、チョクラルスキー法（CZ法）により窒素をドーピングして、少なくともウエーハ中心がボイド型欠陥が発生するV領域となる領域内で育成したシリコン単結晶をスライスして作製したシリコンウエーハであり、ウエーハ表面に現われる前記ボイド型欠陥のうち、開口部サイズが20nm以下である欠陥の個数が0.02個/cm²以下であることを特徴とするエピタキシャル成長用シリコンウエーハが提供される（請求項1）。

【0011】

このように、CZ法により窒素をドーピングして、少なくともウエーハ中心がV領域となる領域内で育成したシリコン単結晶をスライスして作製したシリコンウエーハであり、ウエーハ表面に現われるボイド型欠陥のうち、開口部サイズが20nm以下である欠陥の個数が0.02個/cm²以下であるエピタキシャル成長用シリコンウエーハであれば、高いゲッターリング能力を有し、かつエピタキシャル成長時にSFの発生が抑制されたエピタキシャルウエーハを作製できるエピタキシャル成長用シリコンウエーハとなる。

【0012】

このとき、前記V領域が、ウエーハ面内の80%以上の領域で存在することが好ましい（請求項2）。

ボイド型欠陥が発生するV領域は、ウエーハ面内のより広い領域を占めること

が好ましく、このようにV領域がウエーハ面内の80%以上の領域で存在することによって、ウエーハ表面に現われる開口部サイズが20nm以下のポイド型欠陥の個数がほぼ全面で確実に 0.02 個/cm²以下となるシリコンウエーハとすることができる。

【0013】

また、前記シリコン単結晶にドーピングされた窒素の濃度が、 $1 \times 10^{13} \sim 1 \times 10^{14}$ /cm³であることが好ましい（請求項3）。

このように、シリコン単結晶にドーピングされた窒素の濃度が 1×10^{13} 以上であれば、その後高温でエピタキシャル成長を行ってもウエーハのバルク部において酸素析出核が消滅することがないため、高いゲッタリング能力を有するエピタキシャルウエーハが得られるエピタキシャル成長用シリコンウエーハとなる。また、シリコン単結晶にドーピングされた窒素の濃度が 1×10^{14} 以下であれば、シリコン単結晶を育成する際に単結晶化が妨げられることもないため、高品質のエピタキシャル成長用シリコンウエーハとすることができる。

【0014】

そして、本発明によれば、上記本発明のエピタキシャル成長用シリコンウエーハの表面にエピタキシャル層が形成されていることを特徴とするエピタキシャルウエーハを提供することができ（請求項4）、このとき前記エピタキシャル層上に発生する積層欠陥（SF）の個数が 0.02 個/cm²以下であるものとすることができる（請求項5）。

このような本発明のエピタキシャルウエーハであれば、高いゲッタリング能力を有し、かつエピタキシャル層に発生するSFが極めて少なく、特にSFの個数が 0.02 個/cm²以下である高品質のエピタキシャルウエーハとすることができる。

【0015】

また、本発明によれば、エピタキシャル成長用シリコンウエーハを製造する方法において、CZ法により窒素をドーピングしてシリコン単結晶を育成し、その際のシリコン単結晶育成時の結晶成長速度をF（mm/min）とし、成長界面近傍での温度勾配をG（K/mm）とした場合に、 F/G （mm²/min・K）を

0.30以上とし、且つ1150～1050℃の通過時間 (min) を40min以上として、少なくともウエーハ中心でボイド型欠陥が発生するV領域となる領域内でシリコン単結晶を育成した後、該育成したシリコン単結晶をスライスすることによってエピタキシャル成長用シリコンウエーハを製造することを特徴とするエピタキシャル成長用シリコンウエーハの製造方法が提供される (請求項6)。

【0016】

このように、CZ法により窒素をドーピングしてシリコン単結晶を育成し、その際の結晶成長速度Fと温度勾配Gとの比F/Gを0.30以上とし、且つ1150～1050℃の通過時間を40min以上として、少なくともウエーハ中心でV領域となる領域内でシリコン単結晶を育成した後、この育成したシリコン単結晶をスライスしてシリコンウエーハを製造することによって、窒素がドーピングされており、ウエーハ表面に現われるボイド型欠陥のうち、開口部サイズが20nm以下である欠陥の個数が0.02個/cm²以下であるエピタキシャル成長用シリコンウエーハを特別な処理を行うことなく容易に製造することができ、高いゲッタリング能力を有し、かつエピタキシャル成長時にSFの発生が抑制されたエピタキシャルウエーハを作製できるエピタキシャル成長用シリコンウエーハを優れた生産性かつ低コストで容易に製造することができる。

【0017】

このとき、前記シリコン単結晶を育成する際に、前記F/Gを0.35以上とすることが好ましい (請求項7)。

このように、シリコン単結晶を育成する際にF/Gを0.35以上とすることによって、過剰なVacancyを高濃度でシリコン単結晶に導入してボイド型欠陥のサイズを容易に大きくすることができるため、シリコンウエーハの表面に現われる開口部サイズが20nm以下であるボイド型欠陥の個数を確実に0.02個/cm²以下とすることができ、より良好な品質のエピタキシャル成長用シリコンウエーハを製造することができる。

【0018】

またこのとき、前記V領域が、ウエーハ面内の80%以上の領域で存在するよ

うにシリコン単結晶を育成することが好ましい（請求項8）。

このように、V領域がウエーハ面内の80%以上の領域で存在するようにシリコン単結晶を育成することによって、過剰なV a c a n c yを容易にシリコン単結晶に導入することができるため、シリコンウエーハの表面に現われる開口部サイズが20 nm以下であるボイド型欠陥の個数をほぼウエーハ全面にわたって確実に0.02個/cm²以下とすることができる。

【0019】

さらに、前記シリコン単結晶にドーピングする窒素の濃度を、 $1 \times 10^{13} \sim 1 \times 10^{14} / \text{cm}^3$ とすることが好ましい（請求項9）。

このようにシリコン単結晶にドーピングする窒素の濃度を 1×10^{13} 以上とすることによって、酸素析出核がシリコン単結晶中に確実に形成され、高温でエピタキシャル成長を行っても酸素析出核が消滅しないエピタキシャル成長用シリコンウエーハを製造することができる。また、ドーピングする窒素の濃度を 1×10^{14} 以下とすることによって、シリコン単結を育成する際に単結晶化の妨げとなることもない。

【0020】

そして、本発明によれば、本発明のエピタキシャル成長用シリコンウエーハの製造方法によって製造されたエピタキシャル成長用シリコンウエーハの表面にエピタキシャル層を形成することによって、エピタキシャルウエーハを製造することができる（請求項10）。

【0021】

本発明のエピタキシャル成長用シリコンウエーハの製造方法により製造されたエピタキシャル成長用シリコンウエーハは、上述のように、窒素がドーピングされており、またウエーハ表面に現われるボイド型欠陥のうち、開口部サイズが20 nm以下である欠陥の個数が0.02個/cm²以下であるため、このエピタキシャル成長用シリコンウエーハの表面にエピタキシャル層を形成することによって、高いゲッターリング能力を有し、エピタキシャル層にSFが極めて少ない高品質のエピタキシャルウエーハを容易に高生産性かつ低コストで製造することができる。

【0022】

さらに、本発明によれば、シリコンウエーハの表面にエピタキシャル層を形成してエピタキシャルウエーハを製造する方法において、前記シリコンウエーハとして、CZ法により窒素をドーピングして、少なくともウエーハ中心がボイド型欠陥が発生するV領域となる領域内で育成したシリコン単結晶をスライスして作製されたもので、ウエーハ表面に現われる前記ボイド型欠陥のうち、開口部サイズが20nm以下である欠陥の個数が0.02個/cm²以下であるシリコンウエーハを用い、該シリコンウエーハの表面にエピタキシャル層を形成することによって、エピタキシャルウエーハを製造することを特徴とするエピタキシャルウエーハの製造方法が提供される（請求項11）。

【0023】

上記のようなシリコンウエーハを用いて、その表面にエピタキシャル層を形成することによって、高いゲッターリング能力を有し、エピタキシャル層にSFが極めて少ない高品質のエピタキシャルウエーハを容易に高生産性かつ低コストで製造することができる。

【0024】**【発明の実施の形態】**

以下、本発明について実施の形態を説明するが、本発明はこれらに限定されるものではない。

従来、エピタキシャルウエーハのゲッターリング能力向上のために、エピタキシャル成長用基板となるシリコンウエーハに窒素をドーピングすることが行われていた。しかしながら、このように窒素をドーピングしたシリコンウエーハ上にエピタキシャル層を形成すると、このエピ層にSFが高密度に発生し、デバイス作製時に不良の原因となるという問題があった。

【0025】

そこで、本発明者等は、エピタキシャル成長用シリコンウエーハに窒素をドーピングしても、エピ層におけるSFの発生が低減したエピタキシャルウエーハを製造するため、実験及び検討を重ねた結果、エピタキシャル成長用の基板として、ウエーハ表面に現われるボイド型欠陥のうち、開口部サイズが20nm以下である

欠陥の個数が 0.02 個/ cm^2 以下であるシリコンウエーハを用いることが極めて有効であることを見出し、シリコンウエーハの製造に関する諸条件を精査することによって本発明を完成させた。

【0026】

本発明者等は、まずどのような場合にグローンイン欠陥を起点として、エピウエーハ上にSFが発生するのかを解明することを試みた。その方法として、窒素をドーピングしてシリコン単結晶を育成する際に、結晶成長速度を徐々に変化させることによって、グローンイン欠陥のサイズを変化させてシリコン単結晶を育成し、グローンイン欠陥のサイズの異なる種々のシリコンウエーハを作製した。

【0027】

ここで、グローンイン欠陥について簡単に説明する。一般に、CZ法により育成されたシリコン単結晶には、結晶成長時にすでに欠陥が発生していることが知られており、グローンイン欠陥と呼ばれている。このグローンイン欠陥には、Interstitialタイプ(格子間型)の欠陥とVacancyタイプ(空孔型)の欠陥(いわゆる、ボイド型欠陥)が存在している。

【0028】

これらの欠陥の発生は、CZ法によりシリコン単結晶を引き上げる際のシリコン単結晶の結晶成長速度 F (mm/min)と固液界面近傍での引上げ軸方向の結晶温度勾配 G (K/mm)との関係 F/G から決まることが知られており、この F/G が大きければ、例えば図8に示したように、Vacancy優勢(V領域)となり、逆に F/G が小さければInterstitial Silicon優勢(I領域)となることが知られている。

【0029】

また、このV領域とI領域の間には、原子の過不足がない(少ない)ニュートラル領域(Neutral領域、以下N領域)が存在するとともに、V領域とI領域の境界付近には熱酸化を行うことによりOSF(Oxidation Induced Stacking Fault: 酸化誘起積層欠陥)と呼ばれる欠陥が結晶の成長軸に垂直な断面内においてリング状に発生することが確認されている。

【0030】

このような各領域で作製されたシリコンウエーハのうち、エピタキシャル成長用基板としてI領域で作製されたシリコンウエーハを用いると、特開2000-219598号公報で開示されている様に、エピ層上に突起状の欠陥が多く発生する等の弊害が生じる。そのため、このような欠陥の発生を防止し、また生産性の向上等の理由から、V領域で作製されたシリコンウエーハをエピタキシャル成長用基板として用いることが好ましい。そこで、本発明では、CZ法によりシリコン単結晶を育成する際に、少なくともウエーハ中心がボイド型欠陥が発生するV領域となる領域内で育成する場合において、以下のような実験を行った。

【0031】

ボイド型欠陥とエピウエーハ上に発生するSFとの関係を調べるために、上述のように、結晶成長速度を徐々に変化させることによって、ボイド型欠陥のサイズを変化させてシリコン単結晶を育成し、シリコンウエーハを作製した。

【0032】

すなわち、結晶成長界面近傍での温度勾配Gを固定した場合、結晶成長速度Fを変化させることによってF/Gを変化させることができる。このとき、V領域においてF/Gを変化させることによって、シリコンの結晶化直後に導入される過剰なV a c a n c yの濃度を変化させることができ、例えばV領域内でF/Gを大きくすると、シリコン単結晶に導入される過剰なV a c a n c yの濃度を高くすることができる。ボイド型欠陥は、この過剰なV a c a n c yがその後の熱履歴を経て凝集して形成されるものであり、その後の熱履歴が同じであれば、過剰なV a c a n c yが多いほど、つまりF/Gが大きいほど、ボイド型欠陥の大きさは大きくなる。

【0033】

そこで、この性質を利用し、CZ法により窒素をドーピングし、結晶成長速度を徐々に変化させてF/Gを制御することによって、ボイド型欠陥のサイズを変化させたシリコン単結晶を育成した。この結晶から切出した各シリコンウエーハにエピタキシャル層を形成した後、このエピ層上に現れるSFの個数を測定して評価を行った。その結果、単結晶育成時にF/Gが小さかったシリコンウエーハ、す

なわちボイド型欠陥のサイズが小さいシリコンウエーハから作製したエピウエーハほど、エピ層上に発生するSFの個数が飛躍的に増加することがわかった。

【0034】

このことから、ボイド型欠陥に起因してエピ層上に発生するSFは、サイズの小さいボイド型欠陥が起点になって発生することがわかった。そこで、透過型電子顕微鏡 (TEM) による観察や計算機シミュレーション DEFGEN. X (T. Sinno and R. A. Brown, Journal of Electrochemical Society, Vol. 146, pp2300 (1999)) などを行い、エピ層上にSFを発生させるボイド型欠陥のサイズについて調査した。その結果、ウエーハ表面に現われるボイド型欠陥のうち開口部サイズが20nm以下である欠陥に起因してSFが発生することが明らかになった。

【0035】

なお、シミュレーション上では、ウエーハ中のVacancyが2個、またはそれ以上集まったものは多数存在する。このようなVacancyが集まったもののサイズは場合によっては数nmになるが、このようなVacancyが数個集まった程度のものがエピ層上にSFを形成することはないと考えられる。従って、上記のウエーハ表面に現われる開口部サイズが20nm以下である欠陥とは、あくまでもボイド型欠陥として認識されるようなサイズ以上のものであり、内部に内壁酸化膜(物)を伴うようなものを指している。例えば図10に示すように、窒素をドーピングしたシリコンウエーハに発生する棒状、板状の欠陥のうち、ウエーハ表面に現われる部分の開口部サイズが20nm以下であるものを示している。

【0036】

以上の結果から、ボイド型欠陥を成長させてウエーハ表面に開口部サイズが20nm以下のボイド型欠陥がほとんど存在しないシリコンウエーハにエピタキシャル層を形成することによって、エピ層上にSFが発生していないエピタキシャルウエーハを作製することが可能となる。しかしながら、実際には欠陥の大きさには分布があり、またシミュレーション上からもウエーハ表面に現われる開口部

サイズが20 nm以下であるボイド型欠陥の個数が0個になることは決してなく、どうしてもシリコンウエーハ上には開口部サイズが20 nm以下のボイド型欠陥が数個程度存在してしまう。

【0037】

したがって、実際には、ウエーハ表面に現われるボイド型欠陥のうち、開口部サイズが20 nm以下であるボイド型欠陥の個数は0.02個/cm²以下であれば良い。このようなボイド型欠陥の個数については、実際の現実的なエピウエーハの品質レベルから規定した。例えば、窒素ノンドープのシリコンウエーハから作製したエピタキシャルウエーハでは、少なくともウエーハ面内に数個程度のSFが発生する。しかしながら、このような数個程度のSF、特に0.02個/cm²以下程度のSFが発生したエピウエーハにデバイスを作製しても、SFに起因してデバイス歩留まりが極端に低下することはない、この程度のSFであれば現状のデバイス作製工程ではほとんど無視することができる。

【0038】

すなわち、エピタキシャル成長用シリコンウエーハであって、CZ法により窒素をドープして、少なくともウエーハ中心がボイド型欠陥が発生するV領域となる領域内で育成したシリコン単結晶をスライスして作製したシリコンウエーハであり、ウエーハ表面に現われる前記ボイド型欠陥のうち、開口部サイズが20 nm以下である欠陥の個数が0.02個/cm²以下であるエピタキシャル成長用シリコンウエーハであれば、高いゲッタリング能力を有し、かつSFがエピタキシャル層に少ない高品質のエピタキシャルウエーハを作製できるエピタキシャル成長用シリコンウエーハとすることができる。

【0039】

次に、このようなエピタキシャル成長用シリコンウエーハを製造するための方法について説明する。

上記のように、ウエーハ表面に現われるボイド型欠陥のうち、開口部サイズが20 nm以下である欠陥の個数が0.02個/cm²以下であるエピタキシャル成長用シリコンウエーハを作製するためには、CZ法により窒素をドープしてシリコン単結晶を育成する際のシリコン単結晶育成時の結晶成長速度F (mm/m

i n) と固液界面近傍での引上げ軸方向の温度勾配 G (K/mm) との関係 F/G ($mm^2/min \cdot K$) を適切に制御する必要がある。

【0040】

ここで、本発明で使用した CZ 法によるシリコン単結晶育成装置の一例を図 9 に示す。このシリコン単結晶育成装置は、シリコン融液 4 が充填された石英ルツボ 5 と、これを保護する黒鉛ルツボ 6 と、該ルツボ 5、6 を取り囲むように配置された加熱ヒータ 7 と断熱材 8 がメインチャンバ 1 内に設置されており、該メインチャンバ 1 の上部には育成した単結晶 3 を収容し、取り出すための引上げチャンバ 2 が接続されている。

【0041】

このような単結晶育成装置を用いてシリコン単結晶 3 を育成するには、石英ルツボ 5 中のシリコン融液 4 に種結晶を浸漬した後、種紋りを経て回転させながら静かに引上げて棒状の単結晶 3 を成長させる。一方、ルツボ 5、6 は結晶成長軸方向に昇降可能であり、結晶成長中に結晶化して減少した融液の液面下降分を補うようにルツボを上昇させ、これにより、融液表面の高さを一定に保持している。また、メインチャンバ 1 の内部には、引上げチャンバ 2 の上部に設けられたガス導入口 10 からアルゴンガス等の不活性ガスが導入され、引上げ中の単結晶 3 とガス整流筒 11 との間を通過し、遮熱部材 12 の下部と融液面との間を通過し、ガス流出口 9 から排出されている。

【0042】

このようにしてシリコン単結晶を育成する場合、上述のように F/G の値によって単結晶に導入される *V a c a n c y* の濃度が決まるので、 F/G を制御することはシリコン単結晶に形成されるボイド型欠陥のサイズを制御する上で最も重要な要素の一つである。すなわち、この F/G が小さければシリコン単結晶に導入される過剰な *V a c a n c y* の濃度も小さくなり、結果的にボイド型欠陥のサイズは小さくなってしまう。従って、ボイド型欠陥のサイズを大きくし、小さいサイズのボイド型欠陥を減らしたシリコン単結晶を育成するためには、 F/G の値をある程度以上大きくしてシリコン単結晶の育成を行うことが重要となる。

【0043】

そこで、ウェーハ表面に現われるボイド型欠陥のうち、開口部サイズが20 nm以下である欠陥の個数が0.02個/cm²以下となるシリコンウェーハを製作するためのF/Gを求めるため、F/Gを様々に変化させてシリコン単結晶の育成を行い、得られた各ウェーハの表面を観察することによって、適切なF/Gの値を実験的に求めた。その結果、F/Gを0.30以上とすることによって、過剰なV a c a n c yを十分な濃度でシリコン単結晶内に導入することができることがわかった。

【0044】

このとき、このF/Gの値は大きければ大きいほど過剰なV a c a n c yを高濃度でシリコン単結晶内に導入することができるため好ましいが、通常直径20 mm以上のシリコン単結晶を安全に成長するための結晶成長速度Fの上限が3 mm/minであり、またシリコン単結晶の結晶化を可能とする温度勾配Gの最小値が0.3 K/mm程度であるため、F/Gは大きくても10.00以下とすることが好ましい。

【0045】

また上記のように、F/Gを0.30以上とすることによって過剰なV a c a n c yを十分な濃度でシリコン単結晶内に導入することができるものの、過剰なV a c a n c yが集まってボイド型欠陥を形成する時間が短ければ、ボイド型欠陥のサイズが小さくなってしまう。そのため、シリコン単結晶育成時に、ボイド型欠陥のサイズに影響を与えると考えられている1150～1050℃の温度領域の通過時間がある値以上とすることが重要である。そこで、今回の実験結果やシミュレーションなどから1150～1050℃の温度領域の適切な通過時間を求めた結果、40 min以上が適切であることがわかった。

【0046】

尚、1150～1050℃の通過時間とは、単結晶育成装置の炉内構造によって決定される1150～1050℃の温度幅を結晶成長速度で割った値として算出されるものである。そして、この1150～1050℃の通過時間は、結晶成長速度Fを小さくすれば幾らでも長くさせることができ、可能な範囲で長い方がサイズの大きいボイド型欠陥を形成できるため好ましい。しかしながら、シリコ

ン単結晶の生産性を考慮したり、上記のように F/G が0.30以上となる条件を満たすような結晶成長速度範囲では、 $1150 \sim 1050^{\circ}\text{C}$ の通過時間の上限が自ずと限られてくる。具体的に示すと、現在、工業的に成立しある程度の生産性を確保できる下限の結晶成長速度が $0.1\text{mm}/\text{min}$ であり、また単結晶育成装置における $1150 \sim 1050^{\circ}\text{C}$ の温度幅は長いもので 200mm 程度であるため、 $1150 \sim 1050^{\circ}\text{C}$ の通過時間は 2000min 以下とすることが好ましい。

【0047】

すなわち、エピタキシャル成長用シリコンウエーハを製造する方法として、CZ法により窒素をドーピングしてシリコン単結晶を育成し、その際のシリコン単結晶育成時の結晶成長速度を F とし、成長界面近傍での温度勾配を G とした場合に、 F/G を0.30以上とし、且つ $1150 \sim 1050^{\circ}\text{C}$ の通過時間を 40min 以上として、少なくともウエーハ中心でボイド型欠陥が発生するV領域となる領域内でシリコン単結晶を育成した後、この育成したシリコン単結晶をスライスすることによってエピタキシャル成長用シリコンウエーハを製造するエピタキシャル成長用シリコンウエーハの製造方法を用いることによって、窒素がドーピングされており、ウエーハ表面に現われるボイド型欠陥のうち、開口部サイズが 20nm 以下である欠陥の個数が $0.02\text{個}/\text{cm}^2$ 以下であるエピタキシャル成長用シリコンウエーハを、高温アニール等の特別な処理を行わずに容易に高生産性かつ低コストで製造することができる。

【0048】

このとき、シリコン単結晶を育成する際に F/G を0.35以上とすることによって、過剰なVacancyを高濃度でシリコン単結晶に導入してボイド型欠陥のサイズを容易に大きくすることができる。したがって、シリコンウエーハの表面に現われる開口部サイズが 20nm 以下であるボイド型欠陥の個数を確実に $0.02\text{個}/\text{cm}^2$ 以下とすることができ、より良好な品質のエピタキシャル成長用シリコンウエーハを製造することができる。

【0049】

また、CZ法によりシリコン単結晶を育成する際に、ボイド型欠陥が発生する

V領域はウエーハ面内のより広い領域を占めること、特にV領域がウエーハ面内の80%以上の領域で存在するようにシリコン単結晶を育成することが好ましい。このようにシリコン単結晶を育成することによって、過剰なVacancyを容易にシリコン単結晶のほぼ全面に導入することができるため、ウエーハ表面に現われる開口部サイズが20nm以下であるボイド型欠陥の個数がほぼ全面で0.02個/cm²以下となるシリコンウエーハを得ることができる。

【0050】

さらに、CZ法により窒素をドーピングしてシリコン単結晶を育成する際、シリコン単結晶にドーピングする窒素の濃度を $1 \times 10^{13} / \text{cm}^3$ 以上とすることが好ましい。このようにシリコン単結晶にドーピングする窒素の濃度を 1×10^{13} 以上とすることによって、酸素析出核がシリコン単結晶中に確実に形成され、また形成された酸素析出核は高温でエピタキシャル成長を行っても消滅しないため、高いゲッターリング能力を有するエピタキシャルウエーハを作製できるエピタキシャル成長用シリコンウエーハを製造することができる。また一方、シリコン単結晶にドーピングする窒素の濃度が 1×10^{14} を超えると単結晶を育成する際に単結晶化の妨げとなる恐れがあり、生産性の低下を招くことがあるため、ウエーハの窒素濃度は $1 \times 10^{14} / \text{cm}^3$ 以下とすることが好ましい。

【0051】

上記のようにして、エピタキシャル成長用シリコンウエーハを作製した後、このエピタキシャル成長用シリコンウエーハの表面にエピタキシャル層を形成することによって、エピタキシャルウエーハを製造することができる。

【0052】

すなわち、シリコンウエーハとして、CZ法により窒素をドーピングして、少なくともウエーハ中心がボイド型欠陥が発生するV領域となる領域内で育成したシリコン単結晶をスライスして作製されたもので、ウエーハ表面に現われるボイド型欠陥のうち、開口部サイズが20nm以下である欠陥の個数が0.02個/cm²以下であるシリコンウエーハを用い、このシリコンウエーハの表面にエピタキシャル層を形成することによって、エピタキシャルウエーハを製造することができる。

【0053】

このようにエピタキシャルウエーハを製造することによって、高いゲッタリング能力を有し、かつデバイス特性に悪影響を及ぼすSFがエピタキシャル層に少ない、特にエピタキシャル層上に発生するSFの個数が 0.02 個/cm²以下の高品質のエピタキシャルウエーハを容易に高生産性かつ低コストで製造することができる。

【0054】

尚、シリコンウエーハの表面にエピタキシャル層を形成する方法は特に限定されるものではなく、通常行われているような方法を用いることによってエピタキシャル層を形成することができる。

【0055】

【実施例】

以下、実施例及び比較例を示して本発明をより具体的に説明するが、本発明はこれらに限定されるものではない。

(実施例1)

まず、直径800mmの石英ルツボにシリコン原料を320kgチャージし、MCZ法によって、中心磁場強度4000Gの横磁場を印加し、またシリコン単結晶をV領域で育成できるように平均結晶成長速度Fを 0.68 mm/minに設定して、直径300mm、直胴部の長さ120cmの坩堝をドーピングしたシリコン単結晶を育成した。このとき、坩堝を $2 \times 10^{13} \sim 9 \times 10^{13}$ /cm³の濃度範囲でシリコン単結晶にドーピングした。

【0056】

今回の結晶育成に用いたHZ（ホットゾーン）における温度勾配Gの結晶径方向の分布を調べた結果、図3に示すような分布が得られた。また、結晶径方向におけるF/Gの分布は、図1のように、中心部のF/Gの値は0.30であり、また径方向の80%以上（100%）で0.30以上でV領域となっていた。さらに、1150～1050℃の通過時間を測定したところ、図2に示すように76分であった。

【0057】

このようにして作製したシリコン単結晶からウエーハを切出し、ラッピング、面取り、研磨を施してエピタキシャル成長用シリコンウエーハを作製した。このエピ成長用シリコンウエーハに 1130°C にて $4\mu\text{m}$ のエピタキシャル層を形成した。その後、パーティクルカウンター *Surfscan SP1* (*KLA-Tencor* 社製) にてエピタキシャル層表面のパーティクルカウント (サイズ; $0.09\mu\text{m}$ 以上) を行った。その結果、パーティクルは $14\text{個}/300\text{mm}\phi$ ウエーハ ($0.020\text{個}/\text{cm}^2$) 観察された。さらに、マルチレーザーコンフォーカル検査システム *M350* (*MAGICS*、レーザーテック社製) を用いてエピタキシャル層の表面を観察したところ、 $8\text{個}/300\text{mm}\phi$ ウエーハ ($0.011\text{個}/\text{cm}^2$) が *SF* であることを確認した。その結果、窒素がドーピングされているにもかかわらず *SF* が非常に少なく、高品質のエピタキシャルウエーハであることがわかった。

【0058】

(実施例2)

次に、温度勾配 *G* の結晶径方向分布の均一性は損なわれるものの、結晶成長速度 *F* をより高速にでき、結果的に *F/G* を実施例1に比べて大きくできる *HZ* を有する単結晶育成装置を用意した。この装置の直径 800mm の石英ルツボにシリコン原料を 320kg チャージし、*MCZ* 法によって中心磁場強度 3500G の横磁場を印加し、またシリコン単結晶を *V* 領域で育成できるように平均結晶成長速度 *F* を $1.10\text{mm}/\text{min}$ に設定して、直径 300mm 、直胴部の長さ 120cm の窒素をドーピングしたシリコン単結晶を育成した。このとき、窒素を $2\times 10^{13}\sim 9\times 10^{13}/\text{cm}^3$ の濃度範囲でシリコン単結晶にドーピングした。

【0059】

また、このときの結晶径方向における *F/G* の分布は図1のようになり、中心部の *F/G* の値は 0.41 であり、また径方向の 80% 以上で 0.35 以上で *V* 領域となっていた。さらに、 $1150\sim 1050^{\circ}\text{C}$ の通過時間を測定したところ、図2に示すように 47 分であった。

【0060】

このようにして作製したシリコン単結晶から、実施例1と同じ様にして、エピ

タキシャル成長用シリコンウエーハを作製した後、 1130°C にて $4\mu\text{m}$ のエピタキシャル層を形成した。その後、実施例1と同様に、パーティクルカウンターSP1にてエピタキシャル層表面のパーティクルカウントを行った。その結果、図4に示すように、パーティクルは3個/ $300\text{mm}\phi$ ウエーハ (0.004 個/ cm^2) 観察された。さらに、MAGICSを用いて観察を行ったところ、2個/ $300\text{mm}\phi$ ウエーハ (0.003 個/ cm^2) がSFであることを確認し、SFが実施例1よりもさらに少なく、より高品質のエピタキシャルウエーハを得ることができた。

【0061】

(比較例1~3)

実施例1と同じホットゾーンを用い、直径 800mm の石英ルツボにシリコン原料を 320kg チャージし、MCZ法によって、中心磁場強度 4000G の横磁場を印加し、結晶成長速度 F を $0.7\text{mm}/\text{min}$ から $0.3\text{mm}/\text{min}$ まで徐々に低下させて、直径 300mm 、直胴部の長さ 120cm の窒素をドープしたシリコン単結晶を育成した。このとき、窒素を $2\times 10^{13}\sim 9\times 10^{13}/\text{cm}^3$ の濃度範囲でシリコン単結晶にドープした。なお、温度勾配 G の結晶径方向分布は、実施例1と同じであった。

【0062】

作製したシリコン単結晶からサンプルウエーハを切出して、単結晶中のOSFの発生位置を調査した。OSFの発生位置の調査は、 1150°C で 100min のウェット酸化を行った後、フッ酸・硝酸・酢酸・水からなる選択性のある混酸液で選択エッチングを行い、サンプルウエーハを集光灯下及び顕微鏡下で観察することにより行った。その結果、成長速度 $0.40\text{mm}/\text{min}$ に相当する位置で、ウエーハ面内の全面にOSFが発生していた。

【0063】

そこで、上記で作製したシリコン単結晶において結晶成長速度が $0.40\text{mm}/\text{min}$ (比較例1)、 $0.45\text{mm}/\text{min}$ (比較例2)、 $0.60\text{mm}/\text{min}$ (比較例3) に相当する部分から、実施例1と同じ様にして、エピタキシャル成長用シリコンウエーハを作製した。このとき、ウエーハを切り出したシリコ

ン単結晶の各位置におけるF/Gを求めた結果、図5に示す値であった。各ウエーハの中心におけるF/Gは、それぞれ0.18、0.20、0.27であった。これらは、本発明の要件を満たすものではなかった。更に、比較例1のエピ成長用シリコンウエーハについてウエーハ表面に存在する欠陥をTEMにて観察したところ、ウエーハ表面での開口部サイズが20nm以下の欠陥が見つけやすく、非常に多く存在していることが確認された。

【0064】

その後、このエピ成長用シリコンウエーハに1130℃にて4 μ mのエピタキシャル層を形成した後、パーティクルカウンターSP1にてエピタキシャル層表面のパーティクルカウントを行った。その結果、図6に示すように、結晶成長速度が速くなるとともにパーティクル個数が低減しているものの、何れのウエーハにもパーティクルが多数観察され、図6に示した比較例1のエピウエーハでは、パーティクルが多すぎるためパーティクルカウンターの容量をオーバーし、外周部まで測定することができなかった。また比較例2及び3のエピウエーハでは、それぞれ17384個/300mm ϕ ウエーハ(24.6個/cm²)、33個/300mm ϕ ウエーハ(0.047個/cm²)のパーティクルが観察された。さらに、MAGICSを用いて観察を行ったところ、比較例3のエピウエーハでは、18個/300mm ϕ ウエーハ(0.025個/cm²)のSFが観察され、低速成長され開口部のサイズが20nm以下のものが高密度である比較例1に比べSFが激減しているものの、窒素ドーピングしないものに比べれば品質の低いエピウエーハであることがわかった。

【0065】

また、上記実施例1、2及び比較例1～3で作製した各エピタキシャルウエーハで観察されたパーティクル及びSFの個数を、ウエーハ中心部でのF/Gの値を横軸にして図7にプロットした。この図7からも、F/Gを0.30以上にすることによって、エピタキシャル層上に発生するSFの個数が0.02個/cm²以下である高品質のエピタキシャルウエーハを得ることができることがわかる。

【0066】

なお、本発明は、上記実施形態に限定されるものではない。上記実施形態は単なる例示であり、本発明の特許請求の範囲に記載された技術的思想と実質的に同一な構成を有し、同様な作用効果を奏するものは、いかなるものであっても本発明の技術的範囲に包含される。

【0067】

例えば、上記実施例では、磁場を印加して直径300mmのシリコン単結晶を育成する場合を例に挙げて説明したが、本発明はこれに限定されるものではなく、シリコン単結晶は直径200mmや350mmのもの、あるいはそれ以上の直径を有するものでも良く、またシリコン単結晶を育成する際に磁場を印加しない場合であっても、本発明を適用することができる。

【0068】

【発明の効果】

以上説明したように、本発明によれば、高いゲッターリング能力を有し、かつS Fがエピタキシャル層に少ない高品質のエピタキシャルウエーハを高生産性かつ低コストで容易に製造することができる。

【図面の簡単な説明】

【図1】

実施例1及び2におけるF/Gの結晶径方向における分布を表した図である。

【図2】

実施例1及び2における各温度領域の通過時間を表した図である。

【図3】

実施例1及び比較例1～3で用いたH Zにおける成長界面近傍での温度勾配G (K/mm) の結晶径方向の分布を表した図である。

【図4】

実施例2のエピタキシャルウエーハにおいてSP1でエピタキシャル層上のパーティクルを観察した結果を表した図である。

【図5】

比較例1～3におけるF/Gの面内分布を表した図である。

【図6】

比較例 1～3 のエピタキシャルウエーハにおいて S P 1 でエピタキシャル層上のパーティクルを観察した結果を表した図である。

【図 7】

実施例 1、2 及び比較例 1～3 のエピタキシャルウエーハにおけるパーティクル (LPD; Light Point Defect) 及び S F の個数をプロットしたグラフである。

【図 8】

シリコン単結晶育成時に導入される結晶欠陥と F / G との関係を表した図である。

【図 9】

本発明で使用した単結晶育成装置の概要図である。

【図 10】

窒素をドーブしたシリコンウエーハの断面を観察した結果を示した拡大図である。

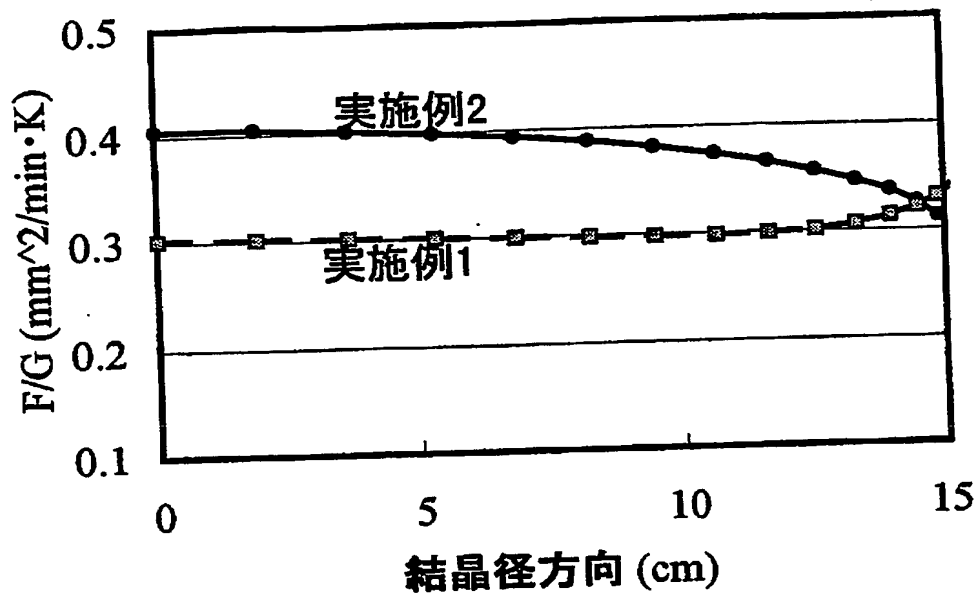
【符号の説明】

- 1…メインチャンバ、 2…引上げチャンバ、 3…単結晶、
4…シリコン融液、 5…石英ルツボ、
6…黒鉛ルツボ、 7…加熱ヒータ、
8…断熱部材、 9…ガス流出口、 10…ガス導入口、
11…ガス整流筒、 12…遮熱部材。

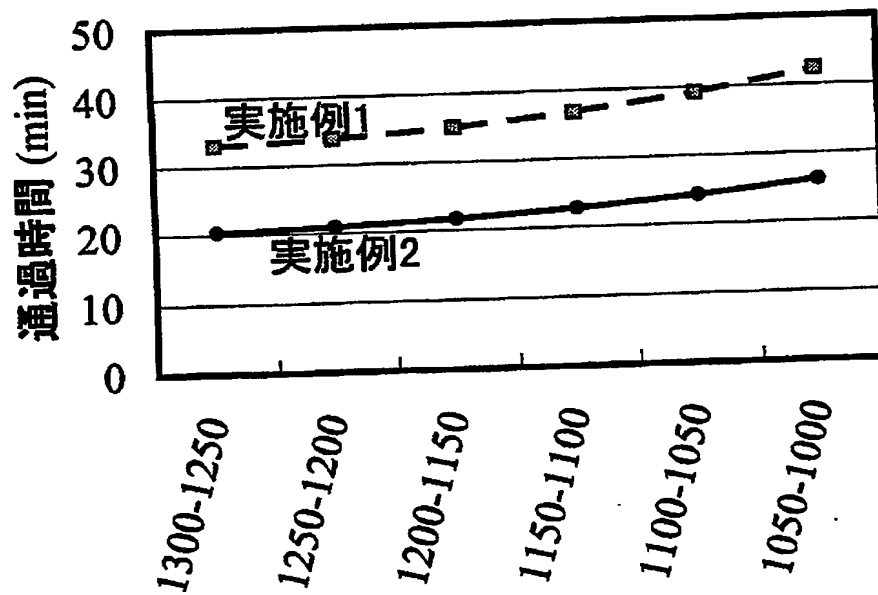
【書類名】

図面

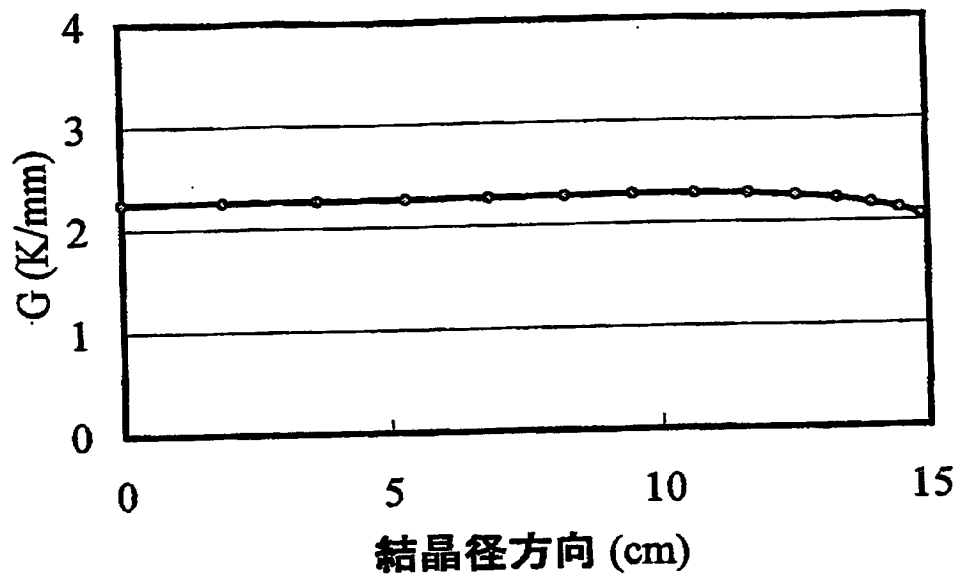
【図 1】



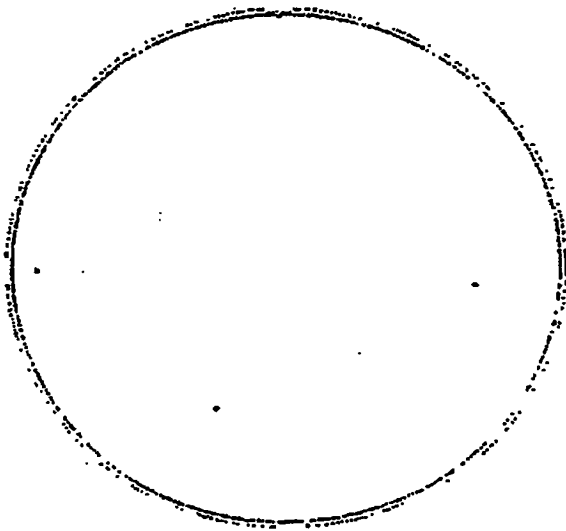
【図 2】



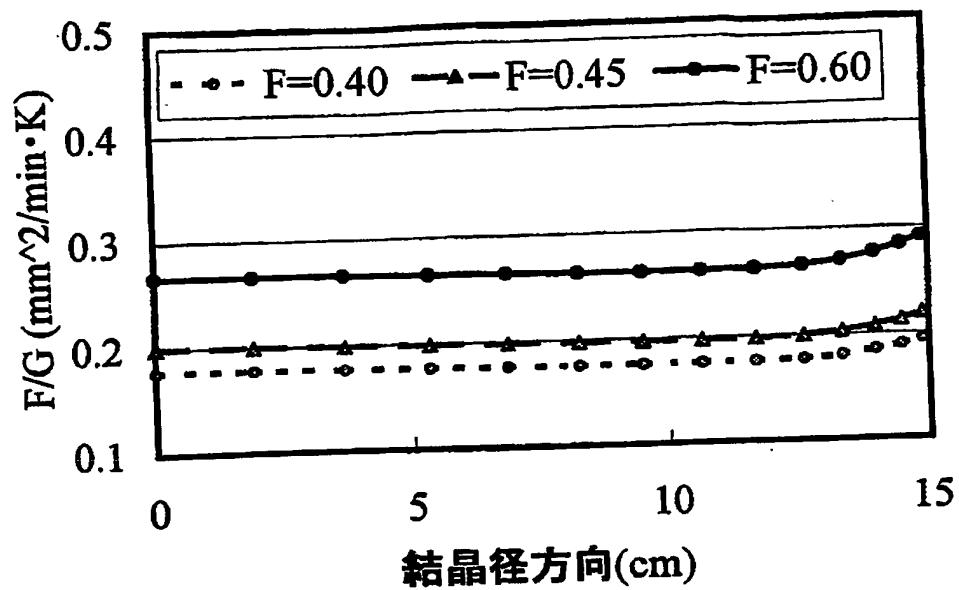
【図3】



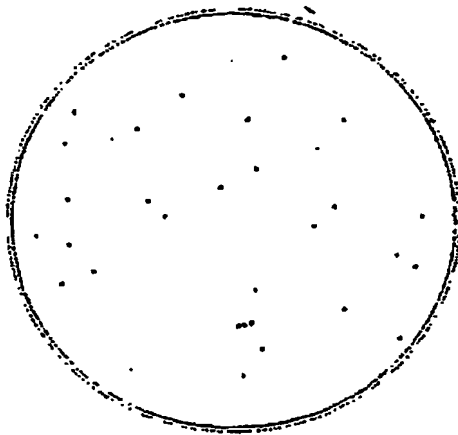
【図4】



【図 5】



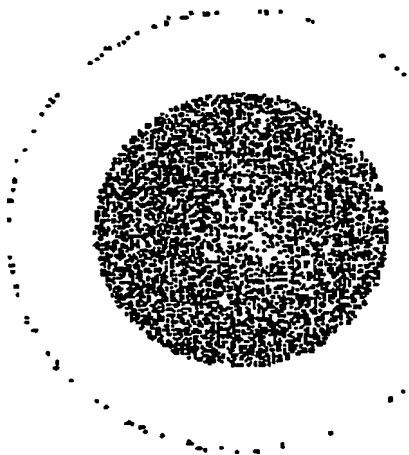
【図 6】



比較例3 (F=0.60)



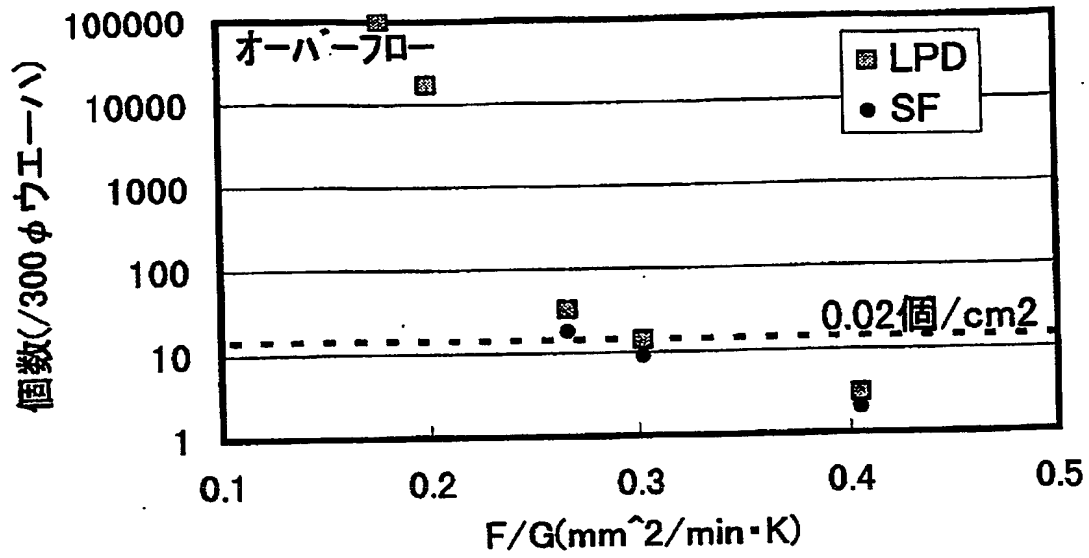
比較例2 (F=0.45)



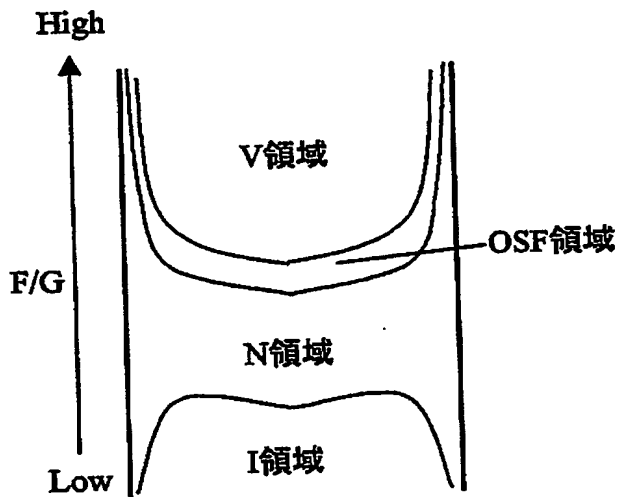
比較例1 (F=0.40)

注)オーバーフローのため外週部は測れず

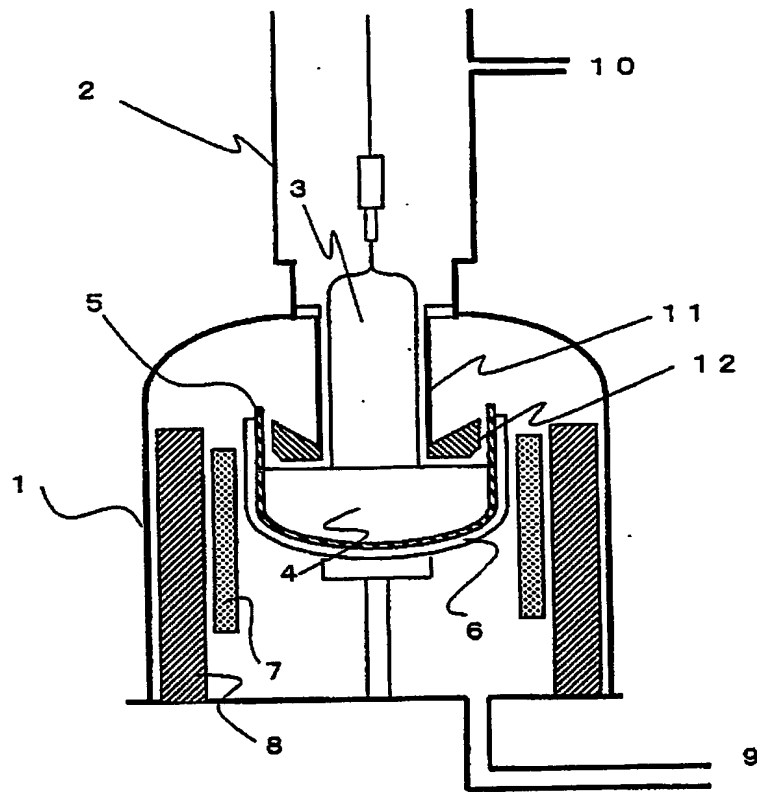
【図 7】



【図 8】



【図 9】



【図 10】



100nm

【書類名】 要約書

【要約】

【課題】 高いゲッターリング能力を有し、かつデバイス特性に悪影響を及ぼす S F がエピタキシャル層上に極めて少ない高品質のエピタキシャルウエーハを高生産性かつ低コストで容易に製造する。

【解決手段】 エピタキシャル成長用シリコンウエーハであって、チヨクラルスキー法 (C Z 法) により窒素をドーピングして、少なくともウエーハ中心がボイド型欠陥が発生する V 領域となる領域内で育成したシリコン単結晶をスライスして作製したシリコンウエーハであり、ウエーハ表面に現われる前記ボイド型欠陥のうち、開口部サイズが 20 nm 以下である欠陥の個数が 0.02 個/cm^2 以下であることを特徴とするエピタキシャル成長用シリコンウエーハおよびこのエピタキシャル成長用シリコンウエーハの表面にエピタキシャル層が形成されていることを特徴とするエピタキシャルウエーハ。

【選択図】 なし

特願 2 0 0 2 - 2 0 4 7 0 3

出 願 人 履 歴 情 報

識別番号

[0 0 0 1 9 0 1 4 9]

1. 変更年月日

1 9 9 0 年 8 月 7 日

[変更理由]

新規登録

住 所

東京都千代田区丸の内 1 丁目 4 番 2 号

氏 名

信越半導体株式会社

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.